

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-289040
(P2003-289040A)

(43) 公開日 平成15年10月10日 (2003. 10. 10)

(51) IntCl.⁷ 識別記号

H 0 1 L 21/20
G 0 2 F 1/1368
H 0 1 L 21/338
29/786

F I

H 0 1 L 21/20
G 0 2 F 1/1368
H 0 1 L 29/78

マーク* (参考)

2 H 0 9 2
5 F 0 5 2
6 2 7 G 5 F 1 1 0
6 2 6 C

審査請求 未請求 請求項の数14 O L (全 9 頁)

(21) 出願番号 特願2002-91574(P2002-91574)

(22) 出願日 平成14年3月28日 (2002. 3. 28)

(71) 出願人 000002369

セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号

(72) 発明者 原 弘幸

長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

(72) 発明者 井上 聡

長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

(74) 代理人 100079108

弁理士 稲葉 良幸 (外2名)

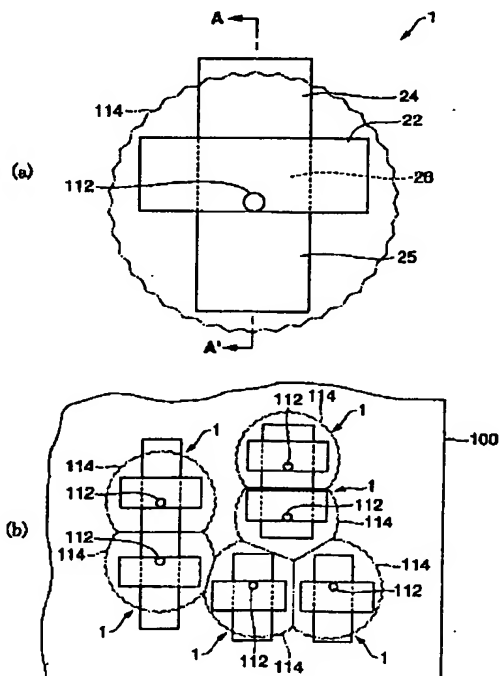
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法及び半導体装置、電気光学装置、電子機器

(57) 【要約】

【課題】 半導体装置を構成する各半導体素子の特性を向上させるとともに、特性のばらつきを抑制することが可能な半導体装置の製造方法を提供すること。

【解決手段】 薄膜トランジスタ1は、ゲート電極22と、ソース領域24、ドレイン領域25及びチャネル領域26を含んでいる。この薄膜トランジスタ1は、基板上に設けられたグレイン・フィルタ(凹部)112を起点として結晶成長を行い、グレイン・フィルタ112をほぼ中心とした領域114内に形成された略単結晶状態のシリコンの結晶粒を用いて形成される。グレイン・フィルタ112は、複数の薄膜トランジスタ1の各々が形成されるべき位置に対応して選択的に設けられており、それぞれのグレイン・フィルタ112を用いて形成される略単結晶のシリコン膜を用いて、それぞれの薄膜トランジスタ1が形成される。



【特許請求の範囲】

【請求項 1】絶縁基板上に形成された薄膜回路を含む半導体装置の製造方法であって、

前記絶縁基板上に半導体膜の結晶化の際の起点となるべき起点部を形成する工程と、

前記起点部が形成された前記絶縁基板上に前記半導体膜を形成する工程と、

前記半導体膜を熱処理によって結晶化させる工程と、を含む、

前記起点部は前記薄膜回路を構成する複数の薄膜素子を形成すべき前記絶縁基板上の各配置位置に対応して配置される、半導体装置の製造方法。

【請求項 2】前記起点部は、前記絶縁基板に形成された凹部である、請求項 1 に記載の半導体装置の製造方法。

【請求項 3】前記熱処理は、前記起点部に非溶融状態の半導体膜が残り、他の部分が溶融する条件で行われる、請求項 1 又は 2 に記載の半導体装置の製造方法。

【請求項 4】前記半導体膜は、非晶質又は多晶質のシリコン膜である、請求項 1 乃至 3 のいずれかに記載の半導体装置。

【請求項 5】前記熱処理は、レーザ照射によって行われる、請求項 1 乃至 4 のいずれかに記載の半導体装置の製造方法。

【請求項 6】前記薄膜素子は、薄膜トランジスタを含む、請求項 1 乃至 5 のいずれかに記載の半導体装置の製造方法。

【請求項 7】前記起点部は、前記薄膜トランジスタのチャネル領域のドレイン側寄りの位置に配置される、請求項 6 に記載の半導体装置の製造方法。

【請求項 8】絶縁基板上に形成された薄膜回路を含む半導体装置であって、

前記薄膜回路を構成する薄膜素子は、この薄膜素子の配置位置から広がって結晶化した、少なくとも前記薄膜素子に相当する大きさの結晶粒の半導体膜を用いて形成され、

前記半導体膜は、前記薄膜素子の配置位置に前記半導体膜の結晶化の起点となるべき部分が形成された絶縁基板上に形成されている、半導体装置。

【請求項 9】前記絶縁基板上の前記半導体膜の結晶化の起点となるべき部分は、前記絶縁基板に形成された凹部であり、

前記半導体膜は、前記凹部内の半導体膜に非溶融部分が残る、他が溶融するように熱処理を行って結晶化を行うことにより形成される、請求項 8 に記載の半導体装置。

【請求項 10】前記半導体膜は、非晶質又は多晶質のシリコン膜に熱処理を施したものである、請求項 9 に記載の半導体装置。

【請求項 11】前記薄膜素子は、薄膜トランジスタであり、この薄膜トランジスタは、前記凹部の位置が前記チャネル領域のドレイン側寄りに配置される、請求項 9 又

は 10 に記載の半導体装置。

【請求項 12】請求項 8 乃至 11 のいずれかに記載の半導体装置を備えた電気光学装置。

【請求項 13】前記電気光学装置は、液晶表示装置、有機エレクトロルミネッセンス表示装置を含む、請求項 12 に記載の電気光学装置。

【請求項 14】請求項 13 に記載の電気光学装置を備える電子機器。

【発明の詳細な説明】

【産業上の利用分野】本発明は、半導体装置の製造方法及びこの方法を用いて製造される半導体装置、電気光学装置、電子機器に関する。

【従来の技術】電気光学装置、例えば、液晶表示装置や有機 EL (エレクトロルミネッセンス) 表示装置などにおいては、半導体素子 (薄膜素子) としての薄膜トランジスタを含んで構成される薄膜回路を用いて画素のスイッチングなどが行われる。従来の薄膜トランジスタは、非晶質シリコン膜を用いて、チャネル領域等の活性領域が形成されている。また、多結晶シリコン膜を用いて活性領域を形成した薄膜トランジスタも実用化されている。多結晶シリコン膜を用いることにより、非晶質シリコン膜を用いた場合に比較して移動度などの電気的特性が向上し、薄膜トランジスタの性能を向上させることができる。

【発明が解決しようとする課題】ところで、電気光学装置等に用いる薄膜回路を構成する薄膜トランジスタを形成する場合などにおいては、比較的に大きな基板 (例えば、ガラス基板) の上にシリコン膜を形成する必要がある。しかしながら、固相成長法や、レーザ照射等によるアニール処理によってシリコン膜の結晶性を改善するアニール法などの従来の方法によってシリコン膜を形成した場合には、基板上に形成されるシリコン膜には多数の結晶粒界が存在することになる。これらの結晶粒界は、基板上に無秩序に存在するため、薄膜トランジスタの形成領域 (特に、チャネル領域の形成領域) に入り込む場合がある。結晶粒界を含む領域に形成された薄膜トランジスタは、結晶粒界を含まない領域に形成されたものに比べてその特性が劣ることになるため、結晶粒界を含む領域に形成される薄膜トランジスタと、結晶粒界を含まない領域に形成される薄膜トランジスタとの間で特性にばらつきが生じることになる。このような複数の薄膜トランジスタ間の特性のばらつきは、これらの薄膜トランジスタによって構成される薄膜回路を用いた電気光学装置等の表示品質の低下を招く。よって、本発明は、半導体装置を構成する各半導体素子の特性を向上させるとともに、特性のばらつきを抑制することが可能な半導体装置の製造方法を提供することを目的とする。また、本発明は、半導体装置を構成する各半導体素子の特性を向上させるとともに、特性のばらつきを抑制することが可能な半導体装置を提供することを目的とする。また、本発

明は、表示品質の良好な電気光学装置を提供することを目的とする。

【課題を解決するための手段】上記目的を達成するために、本発明の半導体装置の製造方法は、絶縁基板上に形成された薄膜回路を含む半導体装置の製造方法であって、絶縁基板上に半導体膜の結晶化の際の起点となるべき起点部を形成する工程と、起点部が形成された絶縁基板上に半導体膜を形成する工程と、半導体膜を熱処理によって結晶化させる工程と、を含み、薄膜回路を構成する複数の薄膜素子を形成すべき絶縁基板上の各配置位置に対応して起点部を配置している。基板上における各薄膜素子の配置位置を考慮し、複数の薄膜素子のそれぞれに対応する絶縁基板上の各配置位置において、半導体膜の結晶化を行っているので、各薄膜素子の配置位置に対して個別的に形成される結晶粒と薄膜素子とを一对一に対応させること、すなわち、1つの薄膜素子を1つの結晶粒を用いて形成することが可能になる。これにより、個々の薄膜素子に結晶粒界が含まれないようにすることができるので、半導体装置を構成する各薄膜素子の特性を向上させることが可能となる。また、結晶粒界の有無に起因する各薄膜素子の間の特性差を回避することができるので、半導体装置を構成する各薄膜素子の特性のばらつきを抑制することが可能となる。好ましくは、起点部は、絶縁基板に形成された凹部である。これにより、結晶化の起点となるべき位置を容易に形成することが可能になる。好ましくは、半導体膜の結晶化のための熱処理は、起点部に非熔融の半導体膜が残り、他の部分が熔融する条件で行われる。これにより、熱処理後の半導体膜の結晶化は、非熔融状態となっている凹部等の底部から始まって上部へ進行する。このとき、凹部等の寸法を適宜設定しておくことにより、凹部等の上部には1個の結晶粒のみが到達するようになる。そして、半導体膜の熔融状態の部分では、凹部等の上部に到達した1個の結晶粒を核として結晶化が行われるようになるので、凹部等を略中心とした範囲に粒径の大きな結晶粒を形成することが可能になる。この大きな結晶粒を用いて各薄膜素子を形成することが可能となるので、非晶質又は多晶質の半導体膜を用いて形成した場合に比べて特性を格段に向上させることが可能になる。好ましくは、絶縁基板上に形成される半導体膜は、非晶質又は多晶質のシリコン膜である。これにより、起点部を略中心とした範囲に略単結晶状態のシリコン膜を形成し、この良質なシリコン膜を用いて薄膜素子を形成することが可能になる。好ましくは、熱処理は、レーザ照射によって行われる。レーザを用いることにより、熱処理を効率よく行うことが可能となる。用いるレーザとしては、エキシマレーザ、固体レーザ、ガスレーザなど種々のものが考えられる。例えば、非晶質又は多晶質のシリコン膜を半導体膜として用いた場合には、XeC1パルスエキシマレーザを用いることが好適である。これは、XeC1パルスエキシマ

レーザの波長(308nm)における非晶質シリコンおよび多晶質シリコンの吸収係数が大きいので、レーザを効率よく吸収させて半導体膜を熔融することが可能になるためである。好ましくは、薄膜素子は、薄膜トランジスタを含む。これにより、特性が良好であり、かつ特性のばらつきも少ない薄膜トランジスタを得ることができる。また、薄膜素子として薄膜トランジスタを形成する場合には、上述した起点部を薄膜トランジスタのチャネル領域のドレイン側寄りの位置に配置するようにしてもよい。起点部をチャネル領域のドレイン側寄りの位置に配置して薄膜トランジスタを形成した場合には、ドレイン領域とチャネル領域の境界近傍における電界を緩和し、ホットキャリア効果を抑制することが可能となる。具体的には、結晶化を行う際の起点となっている起点部の近傍に形成される半導体膜は、それ以外の部分に比較して結晶性が劣り、これに起因して移動度などの電気的特性が劣ると考えられる。そこで、この起点部近傍の電気的特性が劣る部分を利用し、この部分がドレイン領域の近傍となるように薄膜トランジスタを形成することにより、チャネル領域とドレイン領域の境界付近における電界を緩和することができる。特に、一般的な薄膜トランジスタの製造工程において、ゲート電極の形成位置を適切に制御する以外には、特段の処理を追加することなく、ホットキャリア効果を抑制する構造を有する薄膜トランジスタを形成することが可能になる。また、本発明の半導体装置は、絶縁基板上に形成された薄膜回路を含む半導体装置であって、薄膜回路を構成する薄膜素子は、この薄膜素子の配置位置から広がって結晶化した、少なくとも薄膜素子に相当する大きさの結晶粒の半導体膜を用いて形成され、半導体膜は、薄膜素子の配置位置に半導体膜の結晶化の起点となるべき部分が形成された絶縁基板上に形成されている。薄膜素子の配置位置のそれぞれに対応して、少なくとも薄膜素子に相当する大きさの結晶粒の半導体膜を形成しているため、1つの薄膜素子が1つの結晶粒を用いて形成されることになる。これにより、個々の薄膜素子に結晶粒界が含まれないようにすることができるので、半導体装置を構成する各薄膜素子の特性を向上させることが可能となる。また、結晶粒界の有無に起因する各薄膜素子の間の特性差を回避することができるので、半導体装置を構成する各薄膜素子の特性のばらつきを抑制することが可能となる。好ましくは、絶縁基板上の半導体膜の結晶化の起点となるべき部分は、絶縁基板に形成された凹部であり、半導体膜は、凹部内の半導体膜に非熔融部分が残りの、他が熔融するように熱処理を行って結晶化を行うことにより形成される。これにより、凹部を略中心とした範囲に形成される結晶性の良い半導体膜を用いて各薄膜素子を形成することが可能となり、薄膜素子の特性を向上させることが可能になる。好ましくは、半導体膜は、非晶質又は多晶質のシリコン膜に熱処理を施したものである。これによ

り、結晶性の良いシリコン膜を形成し、この良質なシリコン膜を用いて薄膜素子を形成することが可能になる。また、薄膜素子が薄膜トランジスタである場合に、この薄膜トランジスタは、上述した凹部の位置がチャネル領域のドレイン側寄りに配置されるようにしてもよい。凹部の位置がチャネル領域のドレイン側寄りに配置した場合には、チャネル領域とドレイン領域の境界近傍におけるホットキャリア効果を抑制することが可能となる。好ましくは、上述した半導体装置を用いて電気光学装置を構成する。これにより、表示品質の良好な電気光学装置（液晶表示装置、有機エレクトロルミネッセンス表示装置など）を構成することが可能になる。また、この電気光学装置を用いることにより、品質のよい電子機器を構成することが可能になる。

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。図1は、本実施形態の薄膜トランジスタについて説明する説明図である。図1

(a)は、本実施形態の薄膜トランジスタについて、主にゲート電極と活性領域（ソース領域、ドレイン領域、チャネル領域）の位置関係に着目し、それ以外の構成については省略して示した平面図である。本実施形態の薄膜トランジスタ1は、絶縁基板（例えば、ガラス基板）上に形成されるものであり、図1(a)に示すようにゲート電極22と、活性領域としてのソース領域24、ドレイン領域25及びチャネル領域26を含んでいる。この薄膜トランジスタ1は、ガラス基板上に設けられた凹部（以後、「グレイン・フィルタ」と称する。）112を起点として結晶成長を行い、グレイン・フィルタ112をほぼ中心として領域114内に形成された略単結晶状態のシリコンの結晶粒を用いて製造される。領域114は、1個のグレイン・フィルタ112をほぼ中心として形成される略単結晶のシリコンの結晶粒の範囲を示している。このシリコン膜をパターンニングし、所要のソース、ドレイン、チャネル領域の膜を形成している。また、図1(a)に示すように、薄膜トランジスタ1は、グレイン・フィルタ112の位置が、ドレイン領域25とチャネル領域26の境界近傍となるように、ドレイン領域25及びチャネル領域26が形成されている。薄膜トランジスタ1の製造方法の詳細については後述する。図1(b)は、複数の薄膜トランジスタ1から構成される薄膜回路100を部分的に示している。同図に示すように、本実施形態では、薄膜回路100を構成する複数の薄膜トランジスタ1の各々が形成されるべき位置に対応して、複数のグレイン・フィルタ112を形成し、薄膜トランジスタの配置位置から結晶成長を行っている。また、各々のグレイン・フィルタ112を用いて、各薄膜トランジスタ1に所要面積の略単結晶のシリコン膜を形成している。現状では、グレイン・フィルタ112を起点とした結晶化を行うことにより得られる結晶粒（領域114で示される範囲の結晶粒）の粒径は5 μ m程度

の大きさであり、一般に用いられる薄膜トランジスタと同程度の大きさとなっている。したがって、図1に示すように、各薄膜トランジスタ1の配置位置に対して個別にグレイン・フィルタ112を設けることにより、略単結晶のシリコン膜を用いてチャネル領域等が形成された薄膜トランジスタを実現することが可能となる。次に、上述した薄膜トランジスタ1を製造する方法について詳細に説明する。図2は、略単結晶のシリコン膜を形成する工程を説明する説明図である。図2に示す断面図は、上述した図1(a)に示すA-A'方向の断面に対応している。まず、図2(a)に示すように、ガラス基板10上に酸化シリコン膜12を形成する。この酸化シリコン膜12は、例えば、プラズマ化学気相堆積法（PECVD法）、低圧化学気相堆積法（LPCVD法）、スパッタリング法などの成膜法によって形成することが好適である。次に、酸化シリコン膜12の面内の所定位置、具体的には、薄膜トランジスタ1を形成すべき各位置にグレイン・フィルタ112を形成する。このグレイン・フィルタ112は、例えば、グレイン・フィルタ112の形成位置を露出させる開口部を有するフォトレジスト膜（図示せず）を酸化シリコン膜12上に形成し、このフォトレジスト膜をマスクとして用いて反応性イオンエッチングを行い、その後、酸化シリコン膜12上のフォトレジスト膜を除去することによって形成することができる。グレイン・フィルタ112は、例えば、直径50～500nm程度、高さ750nm程度の円筒状に形成することが好適である。なお、グレイン・フィルタ112は、円筒状以外の形状（例えば、角柱状、角錐状など）としてもよい。次に、図2(b)に示すように、LPCVD法などの製膜法によって、酸化シリコン膜12上およびグレイン・フィルタ112内に非晶質のシリコン膜14を形成する。このシリコン膜14は、50～300nm程度の膜厚に形成することが好適である。なお、非晶質のシリコン膜14に代えて、多晶質のシリコン膜を形成してもよい。次に、図2(c)に示すように、シリコン膜14に対してレーザ照射を行う。このレーザ照射は、例えば、波長308nm、パルス幅20～30nsのXeClパルスエキシマレーザを用いて、エネルギー密度が0.4～1.5J/cm²程度となるように行うことが好適である。このような条件でレーザ照射を行うことにより、照射したレーザは、そのほとんどがシリコン膜14の表面付近で吸収される。これは、XeClパルスエキシマレーザの波長（308nm）における非晶質シリコンの吸収係数が0.139nm⁻¹と比較的に大きいためである。また、ガラス基板10に対するレーザ照射は、用いるレーザ照射用の装置の能力（照射可能面積）に応じて、照射方法を適宜選択することが可能である。例えば、照射可能面積が小さい場合であれば、各グレイン・フィルタ112とその近傍を選択的に照射する方法が考えられる。また、照射可能面積が

比較的に大きい場合には、いくつかのグレイン・フィルタ 112 を含む範囲を順次選択してそれらの範囲に対するレーザ照射を複数回繰り返す方法などが考えられる。さらに、装置能力が非常に高い場合には、1 回のレーザ照射によって全てのグレイン・フィルタ 112 を含む範囲に対するレーザ照射を行ってもよい。上述したレーザ照射の条件を適宜に選択することにより、シリコン膜 14 を、グレイン・フィルタ 112 内の底部には非熔融状態の部分が残し、それ以外の部分については略完全熔融状態となるようにする。これにより、レーザ照射後のシリコンの結晶成長は、グレイン・フィルタ 112 の底部近傍で先に始まり、シリコン膜 14 の表面付近、すなわち略完全熔融状態の部分へ進行する。グレイン・フィルタ 112 の底部では、いくつかの結晶粒が発生する。このとき、グレイン・フィルタ 112 の断面寸法（本実施形態では、円の直径）を 1 個の結晶粒と同程度か少し小さい程度にしておくことにより、グレイン・フィルタ 112 の上部（開口部）には 1 個の結晶粒のみが到達するようになる。これにより、シリコン膜 14 の略完全熔融状態の部分では、グレイン・フィルタ 112 の上部に到達した 1 個の結晶粒を核として結晶成長が進行するようになり、図 2 (d) に示すように、グレイン・フィルタ 112 を中心とした略単結晶状態のシリコン膜 16 が形成される。このようにして得られたシリコン膜 16 をパターンニングし、薄膜トランジスタの活性領域（ソース/ドレイン領域、チャネル領域）に用いることにより、オフ電流が少なく移動度の大きい薄膜トランジスタを形成することができる。次に、略単結晶状態のシリコン膜 16 を用いて薄膜トランジスタを形成する方法について説明する。図 3 は、薄膜トランジスタ 1 を形成する工程を説明する説明図である。図 3 に示す断面図は、上述した図 1 (a) に示す A-A' 方向の断面に対応している。図 3 (a) に示すように、シリコン膜 16 をパターンニングし、薄膜トランジスタ 1 の形成に不要となる部分を除去して整形する。パターンニング後のシリコン膜 16 は、薄膜トランジスタの活性領域の形成に用いられる。次に、図 3 (b) に示すように、酸化シリコン膜 12 およびシリコン膜 16 の上面に、電子サイクロトロン共鳴 PECVD 法 (ECR-PECVD 法) または PECVD 法によって酸化シリコン膜 20 を形成する。この酸化シリコン膜 20 は、薄膜トランジスタのゲート絶縁膜として機能する。次に、図 3 (c) に示すように、スパッタリング法などの製膜法によってタンタル、アルミニウム等の金属薄膜を形成した後に、パターンニングを行うことにより、ゲート電極 22 を形成する。そして、このゲート電極 22 をマスクとしてドナーまたはアクセプタとなる不純物元素を打ち込む、いわゆる自己整合イオン打ち込みを行うことにより、シリコン膜 16 にソース領域 24、ドレイン領域 25 及びチャネル領域 26 を形成する。例えば、本実施形態では、不純物元素としてリン

(P) を打ち込み、その後、XeCl エキシマレーザを 400 mJ/cm^2 程度のエネルギー密度に調整して照射して不純物元素を活性化することによって、N 型の薄膜トランジスタを形成する。なお、レーザ照射の代わりに、 $250 \sim 400^\circ\text{C}$ 程度の温度で熱処理を行うことにより、不純物元素の活性化を行ってもよい。ところで、本実施形態では、図 3 (c) に示したように、ゲート電極 22 下の膜形状を工夫し、グレイン・フィルタ 112 の位置がドレイン領域 25 とチャネル領域 26 の境界近傍となるようにしている。一般的なトランジスタでは、ホットキャリア効果を抑制するために、ドレイン領域近傍に不純物濃度の低い N 型領域を設けて電界集中を緩和する、いわゆる低濃度ドレイン (LDD) などの構造を採用している場合が多いが、本実施形態のように、ゲート電極 22 下の膜形状を工夫し、グレイン・フィルタ 112 の位置がドレイン領域 25 とチャネル領域 26 の境界近傍となるようにすることによっても、ホットキャリア効果を抑制することが可能となる。具体的には、グレイン・フィルタ 112 の内部のシリコン膜は、チャネル領域 26 の他の部分に比較して結晶性がよくないと考えられる。また、グレイン・フィルタ 112 の開口部近傍では、グレイン・フィルタ 112 の底部から上昇した 1 個の結晶核を中心として周囲へ向かって結晶成長が進むため、グレイン・フィルタ 112 の近傍のチャネル領域は、他の部分に比較して結晶性が劣ると考えられる。すなわち、チャネル領域 26 は、グレイン・フィルタ 112 の近傍における結晶性がそれ以外の部分における結晶性よりも劣り、これに起因して、移動度などの電気的特性が劣ると考えられる。そこで、本実施形態では、グレイン・フィルタ 112 近傍の電気的特性が劣る部分を利用し、この部分がドレイン領域 25 の近傍となるように薄膜トランジスタ 1 を形成している。これにより、チャネル領域 26 とドレイン領域 25 の境界付近における電界を緩和することが可能となる。特に、シリコン膜 16 を形成するために設けられるグレイン・フィルタ 112 を利用しているので、薄膜トランジスタ 1 の製造工程において、ゲート電極 22 の形成位置を適切に制御するだけで、他に特段の処理を追加することなく、ホットキャリア効果を抑制する構造を有する薄膜トランジスタ 1 を形成することが可能になる。次に、図 3 (d) に示すように、酸化シリコン膜 20 およびゲート電極 22 の上面に、PECVD 法などの製膜法によって、 500 nm 程度の膜厚の酸化シリコン膜 28 を形成する。次に、酸化シリコン膜 20、28 を貫通してソース領域 24 及びドレイン領域 25 のそれぞれに至るコンタクトホールを形成し、これらのコンタクトホール内に、スパッタリング法などの製膜法によってアルミニウム等の金属を埋め込むことにより、ソース電極 30 及びドレイン電極 31 を形成する。また、必要に応じて、酸化シリコン膜 28 を貫通してゲート電極 22 に至るコンタクトホ

ールを形成し、このコンタクトホールにアルミニウム等の金属を埋め込むことによってゲート電極を形成してもよい。以上に説明した製造方法によって、本実施形態の薄膜トランジスタ 1 が形成される。このように、本実施形態では、ガラス基板 10 上における各薄膜トランジスタ 1 の形成位置を考慮し、複数の薄膜トランジスタ 1 のそれぞれの配置位置において、各薄膜トランジスタ 1 の形成範囲に相当する大結晶粒からなる略単結晶状態のシリコン膜 16 を個別的に形成しているため、1つの薄膜トランジスタ 1 が1つの結晶粒を用いて形成されるようになる。これにより、個々の薄膜トランジスタ 1 に結晶粒界が含まれないようにすることができ、半導体装置を構成する各薄膜トランジスタ 1 の特性を向上させることが可能となる。また、結晶粒界の有無に起因する各薄膜トランジスタ 1 の間の特性差を回避することができるので、半導体装置を構成する各薄膜トランジスタ 1 の間における特性のばらつきを抑制することが可能となる。特に、本実施形態では、各薄膜トランジスタ 1 が略単結晶のシリコン膜 16 を用いて形成されることから、電気的特性が良く、かつ特性の均一性に優れた薄膜トランジスタ 1 を形成することが可能になる。次に、本発明の薄膜トランジスタの適用例について説明する。本発明に係る薄膜トランジスタは、液晶表示装置や有機 EL 表示装置などの電気光学装置において、画素をスイッチングする素子や駆動回路を構成する素子を形成する際に使用することができる。上述したように、本発明の薄膜トランジスタは、良好な特性を有するとともに特性のばらつきも少ないので、これを用いることにより、表示品質に優れた電気光学装置を構成することが可能になる。以下、このような表示装置を備えた電子機器の例について説明するが、本発明の応用は例示のものに限定されるものではない。

〈モバイル型コンピュータ〉まず、本発明に係る薄膜トランジスタを含む表示装置をモバイル型のパーソナルコンピュータ（情報処理装置）に適用した例について説明する。図 4 は、このパーソナルコンピュータの構成を示す斜視図である。同図において、パーソナルコンピュータ 1100 は、キーボード 1102 を備えた本体部 1104 と、上述した表示装置 1106 を備えた表示装置ユニットとから構成されている。

〈携帯電話〉次に、上述した実施形態に係る表示装置を携帯電話の表示部に適用した例について説明する。図 5 は、この携帯電話の構成を示す斜視図である。同図において、携帯電話 1200 は、複数の操作ボタン 1202 の他、受話口 1204、送話口 1206 と共に上述した表示装置 1208 を備えるものである。

〈デジタルスチルカメラ〉上述した実施形態に係る表示装置をファインダに用いたデジタルスチルカメラについて説明する。図 6 は、このデジタルスチルカメラの構成を示す斜視図であるが、外部機器との接続につい

でも簡易に示すものである。通常のカメラは、被写体の光像によってフィルムを感光するのに対し、デジタルスチルカメラ 1300 は、被写体の光像を CCD (Charge Coupled Device) 等の撮像素子により光電変換して撮像信号を生成する。デジタルスチルカメラ 1300 のケース 1302 の背面には、上述した表示装置 1304 が設けられ、CCD による撮像信号に基づいて表示を行う構成となっている。このため、表示装置 1304 は、被写体を表示するファインダとして機能する。また、ケース 1302 の観察側（図においては裏面側）には、光学レンズや CCD 等を含んだ受光ユニットが設けられている。また、デジタルスチルカメラ 1300 は、ケース 1302 の側面に、ビデオ信号出力端子 1312 と、データ通信用の入出力端子 1314 とを備えている。そして、同図に示されるように、ビデオ信号出力端子 1312 にはテレビモニタ 1430 が、また、データ通信用の入出力端子 1314 にはパーソナルコンピュータ 1430 が、それぞれ必要に応じて接続され、更に、所定の操作によって、回路基板 1310 のメモリに格納された撮像信号が、テレビモニタ 1330 や、コンピュータ 1340 に出力される構成となっている。

〈電子ブック〉図 7 は、本発明に係る表示装置を用いた電子ブックの構成を示す斜視図である。同図において、符号 1400 は、電子ブックを示している。電子ブック 1400 は、ブック型のフレーム 1402 と、このフレーム 1402 に開閉可能なカバー 1403 とを有する。フレーム 1402 には、その表面に表示面を露出させた状態で表示装置 1404 が設けられ、更に、操作部 1405 が設けられている。フレーム 1402 の内部には、コントローラ、カウンタ、メモリなどが内蔵されている。なお、電子機器や情報処理装置としては、上述した示すパーソナルコンピュータ、携帯電話、デジタルスチルカメラ、電子ブックの他にも、電子ペーパー、液晶テレビ、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた機器などが挙げられる。そして、これ等の各種電子機器の表示部には、上述した表示装置が適用可能である。

【発明の効果】以上説明したように、本発明によれば、基板上の薄膜素子の配置位置から半導体膜の結晶成長を行う。基板上における各薄膜素子の配置位置を考慮し、複数の薄膜素子のそれぞれに対応する絶縁基板の各配置位置において、半導体膜の結晶化が行われるので、結晶粒と薄膜素子とを一对一に対応させること、すなわち、1つの薄膜素子を1つの結晶粒を用いて形成することが可能になる。これにより、個々の薄膜素子に結晶粒界が含まれないようにすることが可能となるので、半導体装置を構成する各薄膜素子の特性を向上させることが可能となる。また、結晶粒界の有無に起因する各薄膜素

11

子の間の特性差を回避することが可能となるので、半導体装置を構成する各薄膜素子の特性のばらつきを抑制することが可能となる。

【図面の簡単な説明】

【図 1】一実施形態の薄膜トランジスタについて説明する説明図である。

【図 2】略単結晶のシリコン膜を形成する工程を説明する説明図である。

【図 3】薄膜トランジスタを形成する工程を説明する説明図である。

【図 4】本発明に係る薄膜トランジスタを含む表示装置を適用したパーソナルコンピュータの構成を示す斜視図である。

【図 5】本発明に係る薄膜トランジスタを含む表示装置を適用した携帯電話の構成を示す斜視図である。

【図 6】本発明に係る薄膜トランジスタを含む表示装置

12

を適用したデジタルスチルカメラの構成を示す斜視図である。

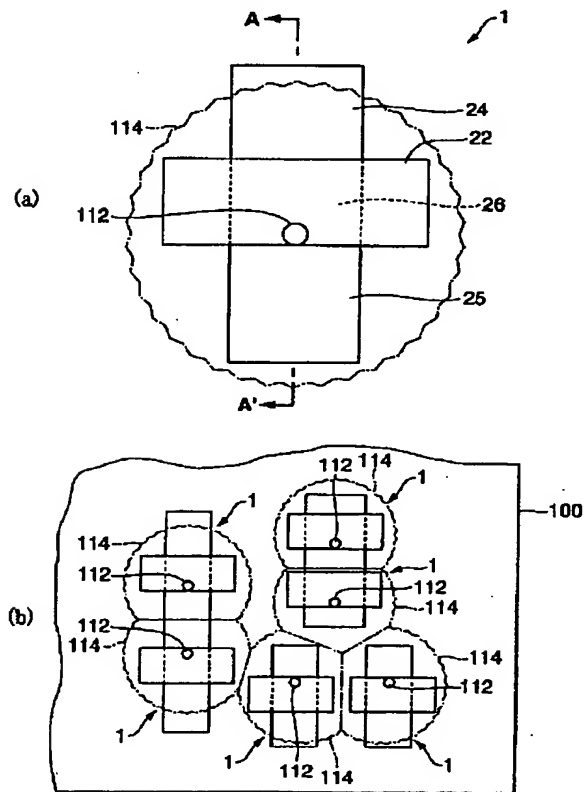
【図 7】本発明に係る薄膜トランジスタを含む表示装置を適用した電子ブックの構成を示す斜視図である。

【符号の説明】

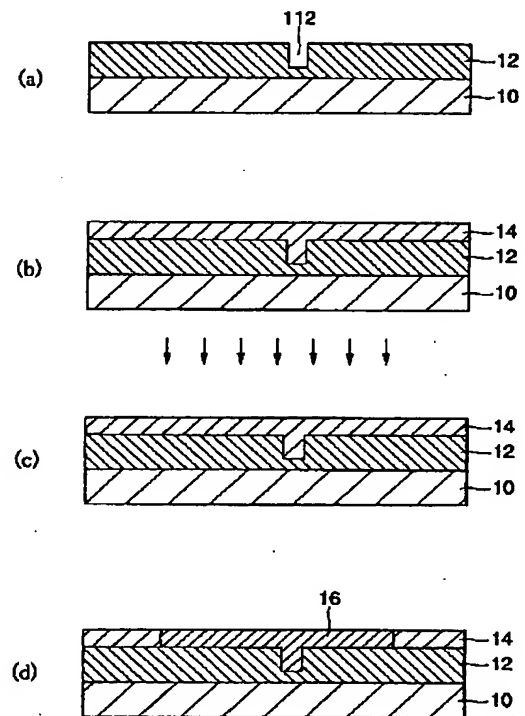
- 1 薄膜トランジスタ
- 10 ガラス基板
- 12、20、28 酸化シリコン膜
- 14、16 シリコン膜
- 22 ゲート電極
- 24 ソース領域
- 25 ドレイン領域
- 26 チャネル領域
- 100 薄膜回路
- 112 グレイン・フィルタ

10

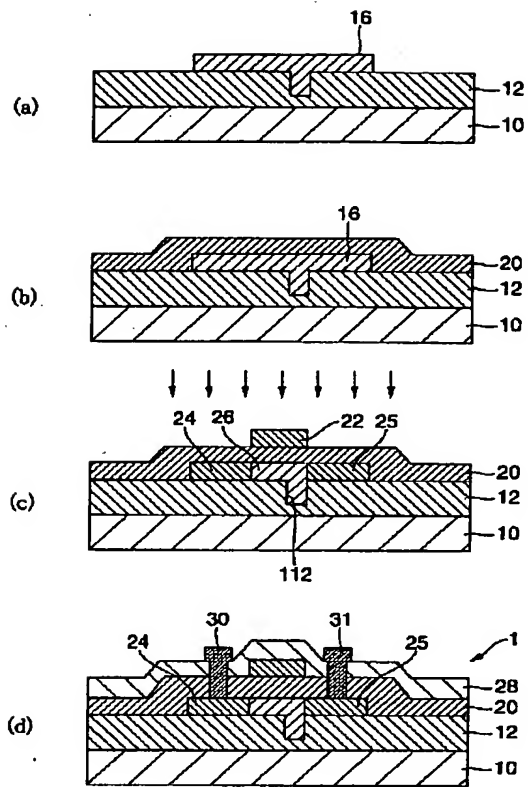
【図 1】



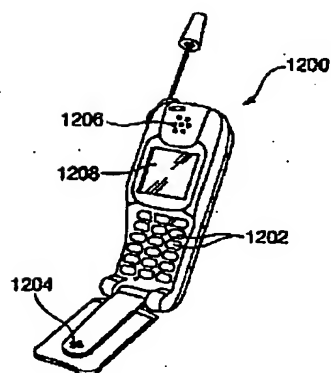
【図 2】



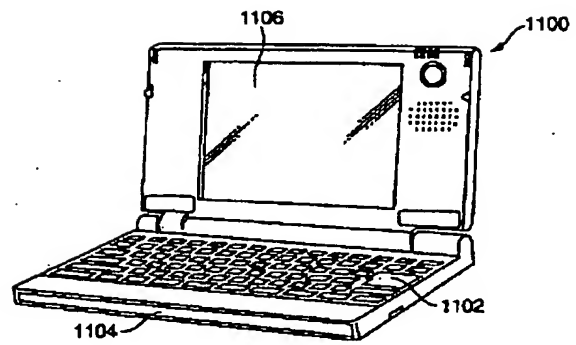
【図 3】



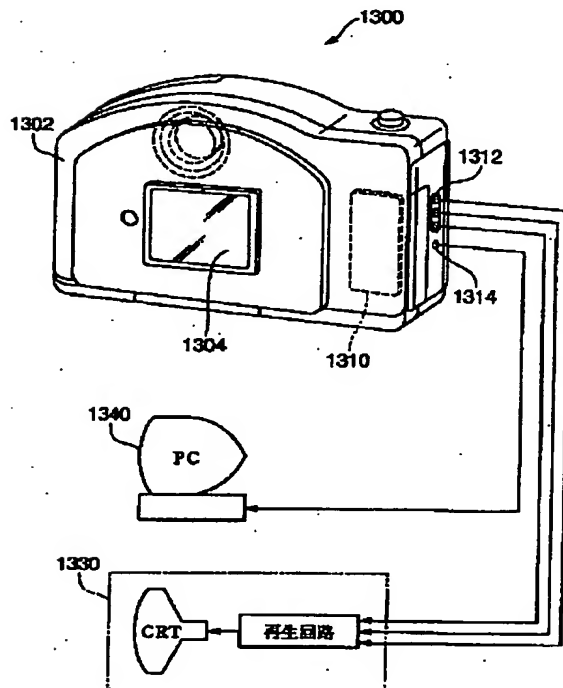
【図 5】



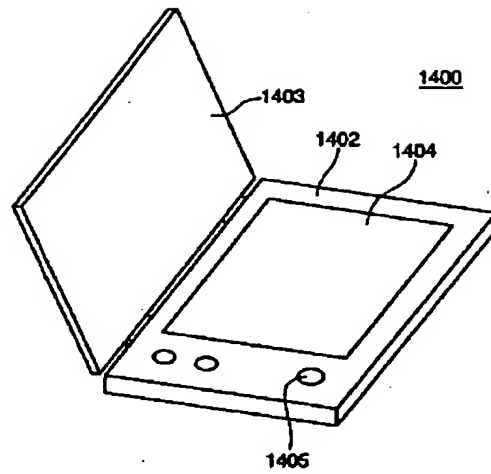
【図 4】



【図 6】



【図 7】



フロントページの続き

(72)発明者 宮坂 光敏
長野県諏訪市大和3丁目3番5号 セイコ
ーエブソン株式会社内

Fターム(参考) 2H092 JA05 JA28 KA04 KA05 MA29
MA30 NA21 NA24
5F052 AA02 BB07 DA01 DA02 DB02
EA11 FA02 FA15 JA01
5F110 AA06 AA30 BB01 CC02 DD02
DD13 DD21 EE03 EE04 EE44
FF02 FF30 FF31 GG02 GG13
GG24 GG47 HJ01 HJ13 HJ23
HL03 HL23 NN02 NN23 NN35
PP03 PP36 QQ11

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-289040

(43)Date of publication of application : 10.10.2003

(51)Int.Cl.

H01L 21/20
G02F 1/1368
H01L 21/336
H01L 29/786

(21)Application number : 2002-091574

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 28.03.2002

(72)Inventor : HARA HIROYUKI

INOUE SATOSHI

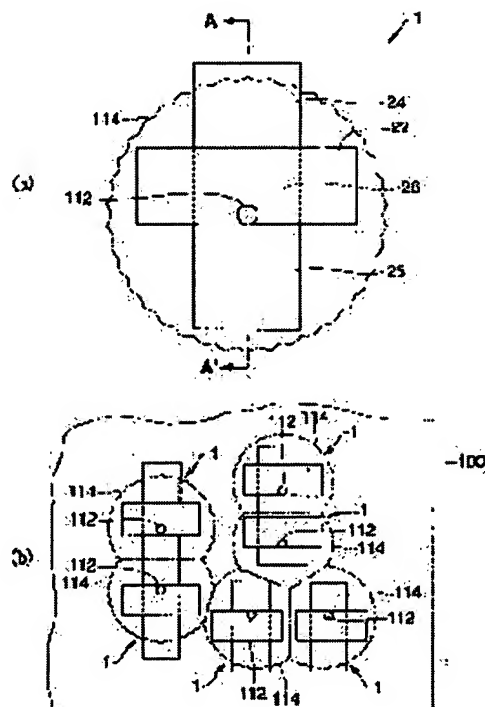
MIYASAKA MITSUTOSHI

(54) METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE AND SEMICONDUCTOR DEVICE AND ELECTROOPTICAL DEVICE AND ELECTRONIC APPARATUS

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a semiconductor device capable of improving characteristics of respective semiconductor elements constituting a semiconductor device, and suppressing the fluctuation of characteristics.

SOLUTION: A thin film transistor 1 includes a gate electrode 22, a source region 24, a drain region 25, and a channel region 26. The thin film transistor 1 is formed by carrying out crystal growth with a grain filter (recessed part) 112 formed on a substrate as a start point, and by using silicon crystal particles in almost mono-crystal conditions formed in a region 114 with the grain filter 112 as almost a center. The grain filters 112 are selectively formed corresponding to positions where the plurality of thin film transistors 1 are formed, respectively, and the respective thin film transistors 1 are formed by using almost mono-crystal silicon films formed by using the respective grain filters 112.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



1 / 1

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A production process which forms the origin section which is the manufacture method of a semiconductor device including a thin film circuit formed on an insulating substrate, and should serve as an origin in the case of crystallization of a semiconductor film on said insulating substrate, A production process which forms said semiconductor film on said insulating substrate in which said origin section was formed, Said origin section is the manufacture method of a semiconductor device arranged corresponding to each arrangement location on said insulating substrate which should form two or more thin films which constitute said thin film circuit including a production process which crystallizes said semiconductor film by heat treatment.

[Claim 2] Said origin section is the manufacture method of a semiconductor device according to claim 1 which is the crevice formed in said insulating substrate.

[Claim 3] Said heat treatment is the manufacture method of a semiconductor device according to claim 1 or 2 which a semiconductor film of an unmelting condition remains in said origin section, and is performed on conditions which other portions fuse.

[Claim 4] Said semiconductor film is a semiconductor device according to claim 1 to 3 which is the silicon film of an amorphous substance or many crystalloids.

[Claim 5] Said heat treatment is the manufacture method of a semiconductor device according to claim 1 to 4 performed by laser radiation.

[Claim 6] Said thin film is the manufacture method containing a thin film transistor of a semiconductor device according to claim 1 to 5.

[Claim 7] Said origin section is the manufacture method of a semiconductor device according to claim 6 arranged in a location of drain side approach of a channel field of said thin film transistor.

[Claim 8] It is the semiconductor device with which said semiconductor film is formed on the insulating substrate by which a portion which should serve as an origin of crystallization of said semiconductor film was formed in an arrangement location of said thin film by being a semiconductor device including a thin film circuit formed on an insulating substrate, and being formed the thin film which constitutes said thin film circuit using a semiconductor film of crystal grain of magnitude which is equivalent to said thin film at least spread and crystallized from an arrangement location of this thin film.

[Claim 9] It is the semiconductor device according to claim 8 formed by a portion which should serve as an origin of crystallization of said semiconductor film on said insulating substrate being the crevice formed in said insulating substrate, and crystallizing by said semiconductor film heat-treating so that an unmelting part may remain in a semiconductor film in said crevice and others may fuse.

[Claim 10] Said semiconductor film is a semiconductor device according to claim 9 which heat-treats on a silicon film of an amorphous substance or many crystalloids.

[Claim 11] It is the semiconductor device according to claim 9 or 10 with which said thin film is a thin film transistor, and, as for this thin film transistor, a location of said crevice is arranged at drain side approach of said channel field.

[Claim 12] An electro-optic device equipped with a semiconductor device according to claim 8 to 11.

[Claim 13] Said electro-optic device is an electro-optic device containing a liquid crystal display and an organic electroluminescence display according to claim 12.

[Claim 14] Electronic equipment equipped with an electro-optic device according to claim 13.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[Industrial Application] This invention relates to the semiconductor device manufactured using the manufacture method of a semiconductor device, and this method, an electro-optic device, and electronic equipment.

[Description of the Prior Art] In an electro-optic device, for example, a liquid crystal display, an organic electroluminescence (electroluminescence) indicating equipment, etc., switching of a pixel etc. is performed using the thin film circuit constituted including the thin film transistor as a semiconductor device (thin film). As for the conventional thin film transistor, active regions, such as a channel field, are formed using the amorphous silicon film. Moreover, the thin film transistor which formed the active region using the polycrystalline silicon film is also put in practical use. By using a polycrystalline silicon film, electrical characteristics, such as mobility, can improve as compared with the case where an amorphous silicon film is used, and the engine performance of a thin film transistor can be raised.

[Problem(s) to be Solved by the Invention] By the way, when forming the thin film transistor which constitutes the thin film circuit used for an electro-optic device etc., it needs to be comparatively alike and it is necessary to form a silicon film on a big substrate (for example, glass substrate). However, when a silicon film is formed by the conventional methods, such as a solid phase grown method and the annealing method for improving the crystallinity of a silicon film by the annealing treatment by laser radiation etc., much grain boundaries will exist in the silicon film formed on a substrate. Since these grain boundaries exist disorderly on a substrate, they may enter the formation field (especially formation field of a channel field) of a thin film transistor. Since the property will be inferior compared with what was formed in the field which does not include a grain boundary, dispersion will produce in a property the thin film transistor formed in the field including a grain boundary between the thin film transistor formed in a field including a grain boundary, and the thin film transistor formed in the field which does not include a grain boundary. Dispersion in the property between such two or more thin film transistors causes deterioration of display quality, such as an electro-optic device using the thin film circuit constituted by these thin film transistors. Therefore, this invention aims at offering the manufacture method of the semiconductor device which can control dispersion in a property while it raises the property of each semiconductor device which constitutes a semiconductor device. Moreover, this invention aims at offering the semiconductor device which can control dispersion in a property while it raises the property of each semiconductor device which constitutes a semiconductor device. Moreover, this invention aims at offering the good electro-optic device of display quality.

[Means for Solving the Problem] In order to attain the above-mentioned purpose, a manufacture method of a semiconductor device of this invention A production process which forms the origin section which is the manufacture method of a semiconductor device including a thin film circuit formed on an insulating substrate, and should serve as an origin in the case of crystallization of a semiconductor film on an insulating substrate, Corresponding to each arrangement location on an insulating substrate which should form two or more thin films which constitute a thin film circuit, the origin section is arranged including a production process which forms a semiconductor film on an insulating substrate in which the

origin section was formed, and a production process which crystallizes a semiconductor film by heat treatment. In consideration of an arrangement location of each thin film on a substrate, two or more thin films are alike, respectively, and since a semiconductor film is crystallized in each arrangement location on a corresponding insulating substrate, it becomes possible to make crystal grain individually formed to an arrangement location of each thin film and a thin film correspond to one to one, i.e., to form one thin film using one crystal grain. Thereby, since it can avoid including the grain boundary in each thin film, it becomes possible to raise the property of each thin film which constitutes a semiconductor device. Moreover, since a property difference between each thin film resulting from existence of the grain boundary is avoidable, it becomes possible to control dispersion in the property of each thin film which constitutes a semiconductor device. Preferably, the origin section is a crevice formed in an insulating substrate. It enables this to form easily a location which should serve as an origin of crystallization. Preferably, a semiconductor film of unmelting remains in the origin section, and heat treatment for crystallization of a semiconductor film is performed on conditions which other portions fuse. Thereby, crystallization of a semiconductor film after heat treatment begins from partes basilaris ossis occipitalis, such as a crevice which is in an unmelting condition, and advances to the upper part. At this time, only one crystal grain comes to arrive at the upper parts, such as a crevice, by setting up a size of a crevice etc. suitably. And in a portion of a melting condition of a semiconductor film, since crystallization comes to be performed by using as a nucleus one crystal grain which arrived at the upper parts, such as a crevice, it becomes possible to form crystal grain with a big particle size in a range which set a crevice etc. as an abbreviation center. Since it becomes possible to form each thin film using this big crystal grain, it becomes possible to boil a property markedly and to raise it compared with a case where it forms using a semiconductor film of an amorphous substance or many crystalloids. Preferably, a semiconductor film formed on an insulating substrate is a silicon film of an amorphous substance or many crystalloids. It becomes possible for this to form a silicon film of an abbreviation single crystal condition in a range which set the origin section as an abbreviation center, and to form a thin film using this good silicon film. Preferably, heat treatment is performed by laser radiation. By using laser, it becomes possible to heat-treat efficiently. As laser to be used, various things, such as excimer laser, solid state laser, and gas laser, can be considered. For example, when a silicon film of an amorphous substance or many crystalloids is used as a semiconductor film, it is suitable to use XeCl pulse excimer laser. Since the absorption coefficient of amorphous silicon in wavelength (308nm) of XeCl pulse excimer laser and multi-crystalloid silicon is large, this is because it becomes possible to make laser absorb efficiently and to fuse a semiconductor film. Preferably, a thin film contains a thin film transistor. Thereby, a property can obtain a thin film transistor also with little dispersion in a property good. Moreover, when forming a thin film transistor as a thin film, you may make it arrange the origin section mentioned above in a location of drain side approach of a channel field of a thin film transistor. When the origin section is arranged in a location of drain side approach of a channel field and a thin film transistor is formed, electric field [/ near the boundary of a drain field and a channel field] are eased, and it becomes possible to control a hot carrier effect. It is thought that a semiconductor film formed near [which specifically serves as an origin at the time of crystallizing] the origin section is inferior in crystallinity as compared with the other portion, originates in this and is inferior in electrical characteristics, such as mobility. Then, electric field in near the boundary of a channel field and a drain field can be eased by using a portion which is inferior in electrical characteristics near [this] the origin section, and forming a thin film transistor so that this portion may become near the drain field. Especially, besides controlling a formation location of a gate electrode appropriately in a manufacturing process of a general thin film transistor, it becomes possible to form a thin film transistor which has structure which controls a hot carrier effect, without adding special processing. Moreover, a semiconductor device of this invention is a semiconductor device including a thin film circuit formed on an insulating substrate, a thin film which constitutes a thin film circuit is formed using a semiconductor film of crystal grain of magnitude which is equivalent to a thin film at least spread and crystallized from an arrangement location of this thin film, and a semiconductor film is formed on an insulating substrate by which a portion which should serve as an origin of crystallization of a semiconductor film was

formed in an arrangement location of a thin film. Since a semiconductor film of crystal grain of magnitude which is equivalent to a thin film at least is formed corresponding to each of an arrangement location of a thin film, one thin film will be formed using one crystal grain. Thereby, since it can avoid including the grain boundary in each thin film, it becomes possible to raise the property of each thin film which constitutes a semiconductor device. Moreover, since a property difference between each thin film resulting from existence of the grain boundary is avoidable, it becomes possible to control dispersion in the property of each thin film which constitutes a semiconductor device. Preferably, a portion which should serve as an origin of crystallization of a semiconductor film on an insulating substrate is the crevice formed in an insulating substrate, an unmelting part remains in a semiconductor film in a crevice, and a semiconductor film is formed by crystallizing by heat-treating so that others may fuse. It becomes possible to form each thin film using a crystalline good semiconductor film formed in a range which set a crevice as an abbreviation center by this, and it becomes possible to raise the property of a thin film. Preferably, a semiconductor film heat-treats on a silicon film of an amorphous substance or many crystalloids. To this It becomes possible to form ** and a crystalline good silicon film and to form a thin film using this good silicon film. Moreover, when a thin film is a thin film transistor, a location of a crevice which mentioned this thin film transistor above may be made to be arranged at drain side approach of a channel field. When a location of a crevice has arranged to drain side approach of a channel field, it becomes possible to control a hot carrier effect [/ near the boundary of a channel field and a drain field]. Preferably, an electro-optic device is constituted using a semiconductor device mentioned above. It enables this to constitute good electro-optic devices (a liquid crystal display, organic electroluminescence display, etc.) of display quality. Moreover, it becomes possible by using this electro-optic device to constitute quality electronic equipment.

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained with reference to a drawing. Drawing 1 is explanatory drawing explaining the thin film transistor of this operation gestalt. Drawing 1 (a) is the plan mainly omitted and shown about the other configuration paying attention to [thin film transistor / of this operation gestalt] the physical relationship of a gate electrode and an active region (a source field, a drain field, channel field). The thin film transistor 1 of this operation gestalt is formed on an insulating substrate (for example, glass substrate), and as shown in drawing 1 (a), it includes the gate electrode 22, and the source field 24, the drain field 25 and the channel field 26 as an active region. This thin film transistor 1 performs crystal growth with the crevice (a "grain filter" is called henceforth.) 112 as the starting point prepared on the glass substrate, and is manufactured using the crystal grain of the silicon of the abbreviation single crystal condition mostly formed in the field 114 by centering on the grain filter 112. The field 114 shows the range of the crystal grain of the silicon of the abbreviation single crystal mostly formed as a center in one grain filter 112. Patterning of this silicon film is carried out, and the film of the necessary source, a drain, and a channel field is formed. Moreover, as shown in drawing 1 (a), as for the thin film transistor 1, the drain field 25 and the channel field 26 are formed so that the location of the grain filter 112 may become near the boundary of the drain field 25 and the channel field 26. About the details of the manufacture method of a thin film transistor 1, it mentions later. Drawing 1 (b) shows partially the thin film circuit 100 which consists of two or more thin film transistors 1. As shown in this drawing, with this operation gestalt, corresponding to the location in which each of two or more thin film transistors 1 which constitute a thin film circuit 100 should be formed, two or more grain filters 112 are formed, and crystal growth is performed from the arrangement location of a thin film transistor. Moreover, the silicon film of the abbreviation single crystal of necessary area is formed in each thin film transistor 1 using each grain filter 112. In the present condition, the particle size of the crystal grain (crystal grain of the range shown in a field 114) obtained by performing crystallization on the basis of the grain filter 112 is about 5 micrometers in magnitude, and serves as magnitude comparable as the thin film transistor generally used. Therefore, as shown in drawing 1 , it becomes possible by forming the grain filter 112 according to an individual to the arrangement location of each thin film transistor 1 to realize the thin film transistor in which the channel field etc. was formed using the silicon film of an abbreviation single crystal. Next, how to manufacture the thin film transistor 1 mentioned above is explained to details.

Drawing 2 is explanatory drawing explaining the production process which forms the silicon film of an abbreviation single crystal. The cross section shown in drawing 2 supports the cross section of the direction of A-A' shown in drawing 1 (a) mentioned above. First, as shown in drawing 2 (a), the silicon oxide film 12 is formed on a glass substrate 10. It is suitable for this silicon oxide film 12 to form by the forming-membranes methods, such as for example, the plasma chemistry gaseous-phase depositing method (PECVD law), a low voltage chemical-vapor-deposition method (LPCVD law), and the sputtering method. Next, the grain filter 112 is formed in the predetermined location within the field of the silicon oxide film 12, and each location which should specifically form a thin film transistor 1. This grain filter 112 forms the photoresist film (not shown) which has the opening to which the formation location of the grain filter 112 is exposed on the silicon oxide film 12, can perform reactive ion etching, using this photoresist film as a mask, and can form it by removing the photoresist film on the silicon oxide film 12 after that. It is suitable for the grain filter 112 to form with a diameter [of about 50-500nm] and a height of about 750nm in the shape of a cylinder. In addition, the grain filter 112 is good also as configurations except cylindrical (for example, the shape of a prismatic form and a pyramid etc.). next, it is shown in drawing 2 (b) -- as -- LPCVD -- the amorphous silicon film 14 is formed on the silicon oxide film 12 and in the grain filter 112 by the producing-film methods, such as law. It is suitable for this silicon film 14 to form in about 50-300nm thickness. In addition, it may replace with the amorphous silicon film 14, and the silicon film of many crystalloids may be formed. Next, as shown in drawing 2 (c), laser radiation is performed to the silicon film 14. It is suitable for this laser radiation to carry out using the XeCl pulse excimer laser of the wavelength of 308nm and 20 - 30ns of pulse width, so that energy density may become about two 0.4 - 1.5 J/cm. By performing laser radiation on such conditions, as for the irradiated laser, the most is absorbed near the surface of the silicon film 14. This is because the absorption coefficient of the amorphous silicon in the wavelength (308nm) of XeCl pulse excimer laser is as large as 0.139nm^{-1} in comparison. Moreover, the laser radiation to a glass substrate 10 can choose the exposure method suitably according to the capacity (an exposure is possible a Noh mask product) of the equipment for laser radiation to be used. For example, if it is the case that the area which can be glared is small, how to irradiate each grain filter 112 and its near alternatively can be considered. Moreover, the area which can be glared When large in comparison, how to make sequential selection of the range containing some grain filters 112, and repeat the laser radiation to those ranges two or more times etc. can be considered. Furthermore, when equipment capacity is very high, laser radiation to the range which contains all the grain filters 112 by one laser radiation may be performed. The portion of an unmelting condition remains in the pars basilaris ossis occipitalis in the grain filter 112, and the silicon film 14 is made to be in an abbreviation perfect melting condition about the other portion by choosing suitably the conditions of the laser radiation mentioned above. Thereby, the crystal growth of the silicon after laser radiation starts previously near the pars basilaris ossis occipitalis of the grain filter 112, and advances to near the surface of the silicon film 14 (i.e., the portion of an abbreviation perfect melting condition). Some crystal grain is generated at the pars basilaris ossis occipitalis of the grain filter 112. At this time, only one crystal grain comes to arrive at the upper part (opening) of the grain filter 112 by making into the somewhat small degree whether to be comparable as one crystal grain in the cross-section size (this operation gestalt diameter of circle) of the grain filter 112. Thereby, in the portion of the abbreviation perfect melting condition of the silicon film 14, crystal growth comes to advance by using as a nucleus one crystal grain which arrived at the upper part of the grain filter 112, and as shown in drawing 2 (d), the silicon film 16 of the abbreviation single crystal condition centering on the grain filter 112 is formed. Thus, the OFF state current can form few thin film transistors with large mobility by carrying out patterning of the obtained silicon film 16, and using it for the active region (the source / drain field, channel field) of a thin film transistor. Next, how to form a thin film transistor using the silicon film 16 of an abbreviation single crystal condition is explained. Drawing 3 is explanatory drawing explaining the production process which forms a thin film transistor 1. The cross section shown in drawing 3 supports the cross section of the direction of A-A' shown in drawing 1 (a) mentioned above. As shown in drawing 3 (a), patterning of the silicon film 16 is carried out, and the portion which becomes unnecessary is removed to formation of a thin film transistor 1, and

it operates orthopedically to it. The silicon film 16 after patterning is used for formation of the active region of a thin film transistor. next, it is shown in drawing 3 (b) -- as -- the upper surface of the silicon oxide film 12 and the silicon film 16 -- electron cyclotron resonance PECVD -- law (ECR-PECVD law) or PECVD -- the silicon oxide film 20 is formed by law. This silicon oxide film 20 functions as a gate insulator layer of a thin film transistor. Next, as shown in drawing 3 (c), after forming metal thin films, such as a tantalum and aluminum, by the producing-film methods, such as the sputtering method, the gate electrode 22 is formed by performing patterning. And the source field 24, the drain field 25, and the channel field 26 are formed in the silicon film 16 by performing the so-called self-align ion implantation which drives in the impurity element which serves as a donor or an acceptor by using this gate electrode 22 as a mask. For example, with this operation gestalt, Lynn (P) is driven in as an impurity element, and it is after that and XeCl excimer laser 400 mJ/cm² The thin film transistor of N type is formed by adjusting and irradiating the energy density of a degree and activating an impurity element. In addition, an impurity element may be activated instead of laser radiation by heat-treating at the temperature of about 250-400 degrees C. By the way, he devises the film configuration under the gate electrode 22, and is trying for the location of the grain filter 112 to become near the boundary of the drain field 25 and the channel field 26 with this operation gestalt, as shown in drawing 3 (c). With a general transistor, in order to control a hot carrier effect Although structures, such as the so-called low concentration drain (LDD) which prepares the N type field where high impurity concentration is low near the drain field, and eases electric-field concentration, are adopted in many cases, like this operation gestalt Also when devising the film configuration under the gate electrode 22 and making it the location of the grain filter 112 become near the boundary of the drain field 25 and the channel field 26, it becomes possible to control a hot carrier effect. Specifically as compared with other portions of the channel field 26, it is thought that the silicon film inside the grain filter 112 does not have good crystallinity. Moreover, in order that crystal growth may progress toward the perimeter near the opening of the grain filter 112 focusing on one crystalline nucleus which went up from the pars basilaris ossis occipitalis of the grain filter 112, it is thought that the channel field near the grain filter 112 is inferior in crystallinity as compared with other portions. That is, crystallinity [/ near the grain filter 112] is inferior to the crystallinity in the other portion, originates in this, and the channel field 26 is considered that electrical characteristics, such as mobility, are inferior. So, with this operation gestalt, the portion which is inferior in about 112 grain filter electrical characteristics is used, and the thin film transistor 1 is formed so that this portion may become near the drain field 25. This becomes possible to ease the electric field in near the boundary of the channel field 26 and the drain field 25. It becomes possible to form the thin film transistor 1 which has the structure which controls a hot carrier effect, without adding special processing to others only by controlling the formation location of the gate electrode 22 appropriately in the manufacturing process of a thin film transistor 1, since the grain filter 112 prepared in order to form the silicon film 16 especially is used. next, it is shown in drawing 3 (d) -- as -- the upper surface of the silicon oxide film 20 and the gate electrode 22 -- PECVD -- the silicon oxide film 28 of about 500nm thickness is formed by the producing-film methods, such as law. Next, the source electrode 30 and the drain electrode 31 are formed by forming the contact hole which penetrates the silicon oxide films 20 and 28 and results in each of the source field 24 and the drain field 25, and embedding metals, such as aluminum, by the producing-film methods, such as the sputtering method, in these contact holes. Moreover, contour KUTOHO which penetrates the silicon oxide film 28 and results in the gate electrode 22 if needed - RU may be formed and a gate electrode may be formed by embedding metals, such as aluminum, in this contact hole. By the manufacture method explained above, the thin film transistor 1 of this operation gestalt is formed. Thus, with this operation gestalt, since the silicon film 16 of the abbreviation single crystal condition which consists of large crystal grain equivalent to the formation range of each thin film transistor 1 in each arrangement location of two or more thin film transistors 1 is individually formed in consideration of the formation location of each thin film transistor 1 on a glass substrate 10, one thin film transistor 1 comes to be formed using one crystal grain. Thereby, since it can avoid including the grain boundary in each thin film transistor 1, it becomes possible to raise the property of each thin film transistor 1 which constitutes a semiconductor device. Moreover, since the property difference between

each thin film transistor 1 resulting from the existence of a grain boundary is avoidable, it becomes possible to control dispersion in the property between each thin film transistor 1 which constitutes a semiconductor device. Especially, with this operation gestalt, since each thin film transistor 1 is formed using the silicon film 16 of an abbreviation single crystal, electrical characteristics are good and it becomes possible to form the thin film transistor 1 excellent in the homogeneity of a property. Next, the example of application of the thin film transistor of this invention is explained. In electro-optic devices, such as a liquid crystal display and an organic electroluminescence indicating equipment, the thin film transistor concerning this invention can be used, in case the element which switches a pixel, and the element which constitutes a drive circuit are formed. As mentioned above, while the thin film transistor of this invention has a good property, since there is also little dispersion in a property, when it uses this, it becomes possible to constitute the electro-optic device excellent in display quality. Although the example of electronic equipment equipped with such a display is explained hereafter, application of this invention is not limited to the thing of instantiation.

<Mobile mold computer> The example which applied the indicating equipment which contains the thin film transistor concerning this invention first to the personal computer (information processor) of a mobile mold is explained. Drawing 4 is the perspective diagram showing the configuration of this personal computer. In this drawing, the personal computer 1100 consists of the main part section 1104 equipped with the keyboard 1102, and a display unit equipped with the display 1106 mentioned above.

<Cellular phone> Next, the example which applied the display concerning the operation gestalt mentioned above to the display of a cellular phone is explained. Drawing 5 is the perspective diagram showing the configuration of this cellular phone. A cellular phone 1200 is equipped with the display 1208 mentioned above with the ear piece 1204 besides two or more manual operation buttons 1202, and the speaker 1206 in this drawing.

<Digital still camera> The digital still camera which used for the finder the indicating equipment concerning the operation gestalt mentioned above is explained. Although drawing 6 is the perspective diagram showing the configuration of this digital still camera, it also shows connection with an external instrument simply. To the usual camera exposing a film according to the light figure of a photographic subject, the digital still camera 1300 carries out photo electric conversion of the light figure of a photographic subject with image sensors, such as CCD (Charge Coupled Device), and generates an image pick-up signal. The display 1304 mentioned above is formed in the back of the case 1302 of the digital still camera 1300, and it has composition which displays based on the image pick-up signal by CCD. For this reason, a display 1304 functions as a finder which displays a photographic subject. Moreover, the light-receiving unit containing an optical lens, CCD, etc. is prepared in the case 1302 observation-side (setting to drawing rear-face side). Moreover, the digital still camera 1300 equips the side of a case 1302 with the video signal output terminal 1312 and the input/output terminal 1314 for data communication. And as shown in this drawing, a personal computer 1430 is connected to the input/output terminal 1314 for data communication if needed, respectively, and the television monitor 1430 has at it the composition that the image pick-up signal stored in the memory of the circuit board 1310 by further predetermined actuation is outputted to a television monitor 1330 and a computer 1340 at the video signal output terminal 1312 again.

<Electronic Book> Drawing 7 is the perspective diagram showing the configuration of the Electronic Book using the indicating equipment concerning this invention. In this drawing, the sign 1400 shows the Electronic Book. Electronic Book 1400 has the frame 1402 of a book mold, and the covering 1403 which can be opened and closed on this frame 1402. Where the screen is exposed, a display 1404 is formed in the surface, and the control unit 1405 is further formed in the frame 1402. A controller, a counter, memory, etc. are built in the interior of a frame 1402. In addition, the device equipped with the video tape recorder of an electronic paper, a liquid crystal television, a viewfinder mold, and a monitor direct viewing type, the car navigation equipment, the pager, the electronic notebook, the calculator, the word processor, the workstation, the TV phone, POS terminal, and touch panel other than the shown personal computer which was mentioned above, a cellular phone, a digital still camera, and an Electronic Book as electronic equipment or an information processor is mentioned. And the display

mentioned above is applicable to the display of various electronic equipment, such as this.

[Effect of the Invention] As explained above, according to this invention, crystal growth of a semiconductor film is performed from the arrangement location of the thin film on a substrate. in consideration of the arrangement location of each thin film on a substrate, two or more thin films are alike, respectively, and since crystallization of a semiconductor film is performed in each arrangement location on a corresponding insulating substrate, it becomes possible to make crystal grain and a thin film correspond to one to one, i.e., to form one thin film using one crystal grain. Since this becomes able [the grain boundary] to be made not to be included in each thin film, it becomes possible to raise the property of each thin film which constitutes a semiconductor device. Moreover, since it becomes possible to avoid the property difference between each thin film resulting from the existence of the grain boundary, it becomes possible to control dispersion in the property of each thin film which constitutes a semiconductor device.

[Translation done.]

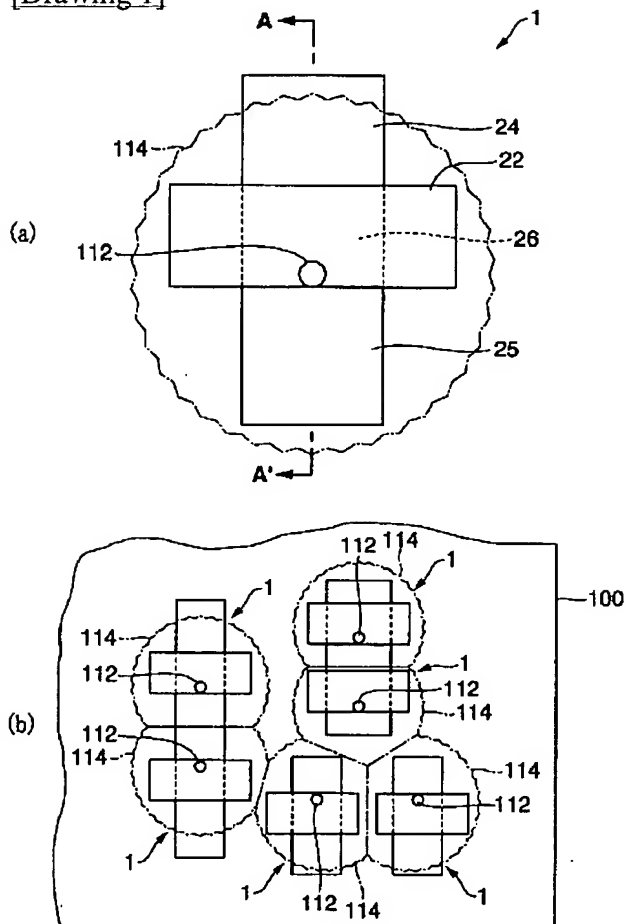
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

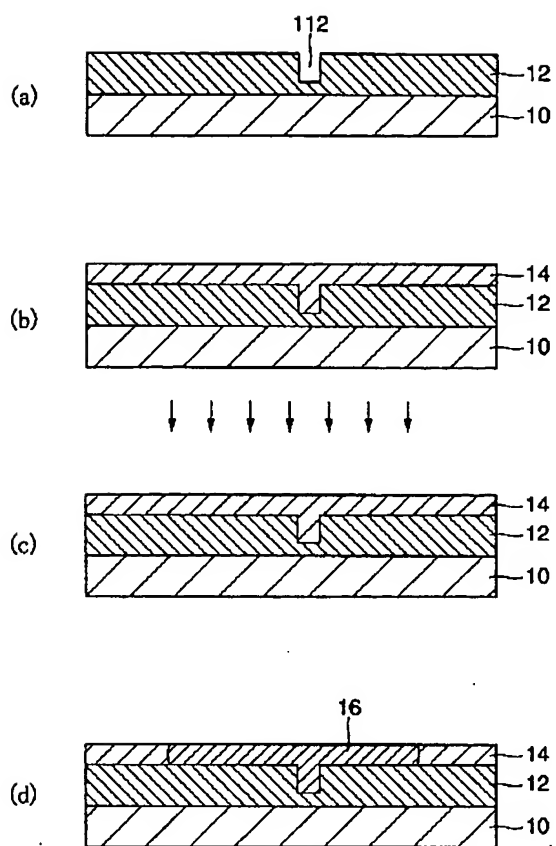
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

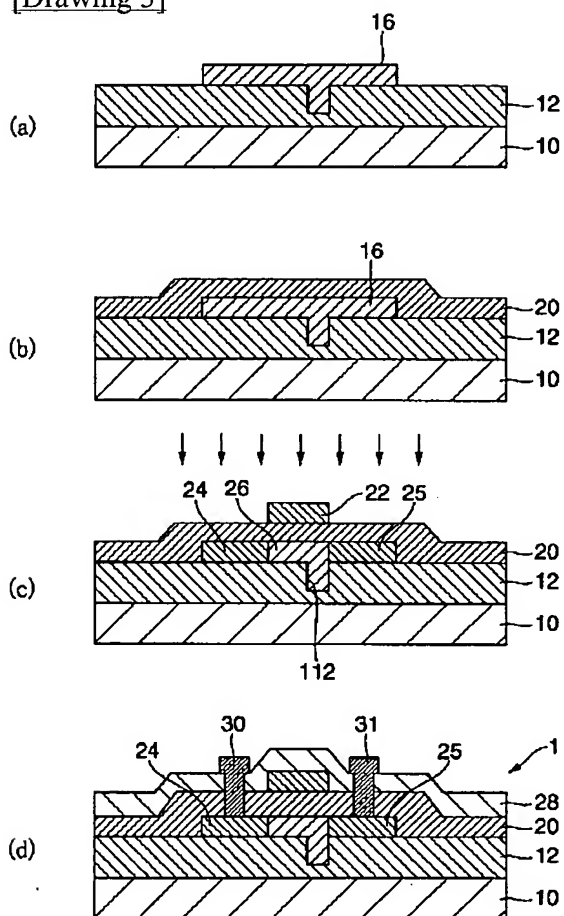
[Drawing 1]



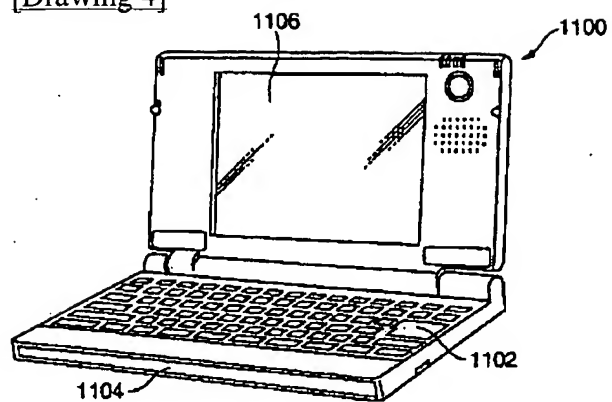
[Drawing 2]



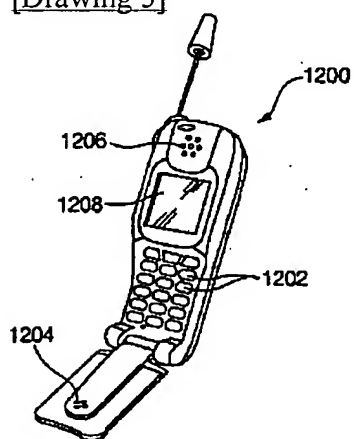
[Drawing 3]



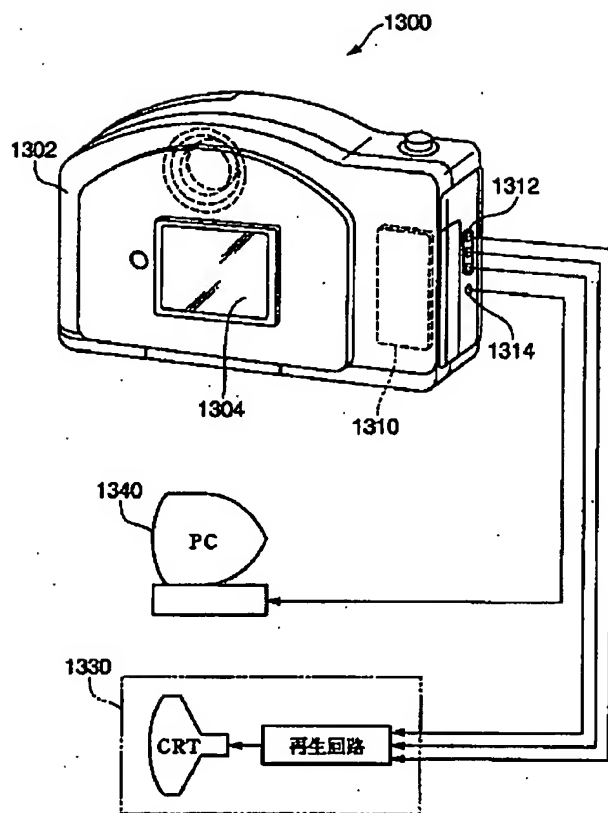
[Drawing 4]



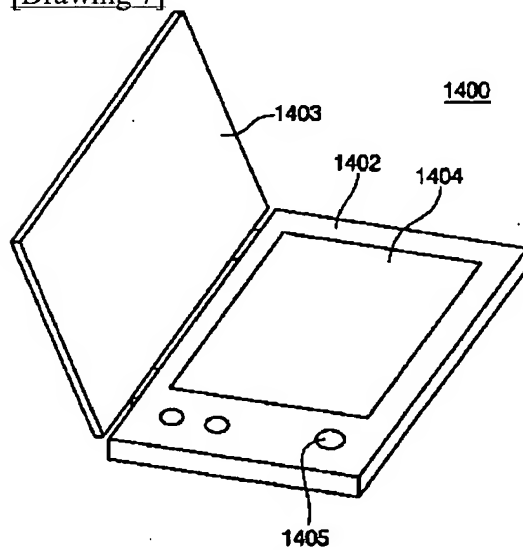
[Drawing 5]



[Drawing 6]



[Drawing 7]



[Translation done.]